

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-260484

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/76			H 0 1 L 21/76	L
21/316			21/316	X

審査請求 未請求 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願平8-68333

(22) 出願日 平成8年(1996)3月25日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 江川 秀光

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

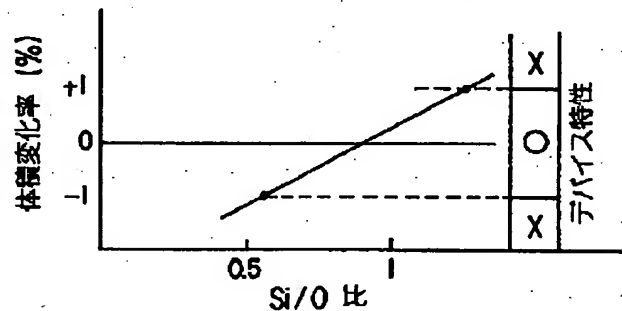
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 溝形の素子分離領域に膨脹、収縮による歪みやボイドを発生させることなく高品質の酸化膜を埋め込む半導体装置の製造方法を提供する。

【解決手段】 基板に溝部を形成し、Si過剰なSi酸化膜、又はこれに平衡組成のSi酸化膜を積層した多層膜を埋め込んだのち熱処理を行い、過剰Siの酸化による体積膨脹と平衡組成のSi酸化膜の熱処理による体積収縮とを相殺することにより、溝部に高品質の酸化膜を埋め込むことができる。またプラズマCVDによる酸化膜の溝部への堆積工程において、バイアスエッチングを併用することにより、ボイドを生ずることなく酸化膜を溝部に埋め込むことができる。



**【特許請求の範囲】**

【請求項1】 半導体基板に溝部を形成する工程と、前記溝部にシリコン過剰なシリコン酸化膜を堆積する工程と、

前記溝部以外の前記シリコン過剰なシリコン酸化膜を除去する工程と、

前記シリコン過剰なシリコン酸化膜を酸化する環境において熱処理する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 前記熱処理工程を経た後のシリコン過剰なシリコン酸化膜の熱処理工程における体積変化率は1%以下であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記シリコン過剰なシリコン酸化膜は $\text{SiH}_4$ ガスを原料とするCVD法により形成することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 前記CVD法は前記半導体基板にバイアスを印加し、前記シリコン過剰なシリコン酸化膜の堆積と前記バイアスによるエッチングを、交互に又は連続して行うプラズマCVD法であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 半導体基板に溝部を形成し、この溝部にシリコン過剰な第1のシリコン酸化膜を堆積する工程と、この第1のシリコン酸化膜上にシリコンが平衡状態の第2のシリコン酸化膜を引き続き堆積する工程を行った後、

又は前記第1、第2シリコン酸化膜を堆積する工程を交互に複数回繰り返した後、前記溝部以外の第1、第2シリコン酸化膜を除去し、前記溝部に埋め込まれた第1、第2のシリコン酸化膜を熱処理することを特徴とする半導体装置の製造方法。

【請求項6】 前記シリコンが平衡状態の第2のシリコン酸化膜は含水したものであることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】 前記含水率は1%未満であることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項8】 前記シリコンが平衡状態の第2のシリコン酸化膜は、粗な膜質を有するものであり、前記熱処理は酸素雰囲気中で行うことを特徴とする請求項5記載の半導体装置の製造方法。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】 本発明は半導体装置の素子分離法に係り、特に半導体基板上に絶縁物を含む溝を設けて素子間の絶縁分離に用いるに際し、前記溝部に加わるストレスを低減することにより高信頼性の半導体装置を得ることができる製造方法を提供しようとするものである。

**【0002】**

【従来の技術】 従来半導体装置の素子間の絶縁分離は、

通常選択酸化法により形成された厚い酸化膜を用いて行われてきた。しかしこの方法では厚い酸化膜の形成に際して、いわゆるバースピークと呼ばれる素子形成領域への酸化膜の食い込みを生じ、絶縁分離領域の幅が広くなるため、半導体装置の高集積化の妨げとなっていた。このため、近年シリコン基板に溝を形成し、その溝部に特に $\text{SiO}_2$ 等の絶縁材料を埋め込む方法が用いられるようになった。

【0003】 半導体装置の高集積化の要求に対して、溝幅に対する深さの比が数倍にも及ぶ深い溝を酸化膜で埋め込む必要があるため、前記酸化膜の形成方法として被覆形状のよい減圧気相成長法(LP-CVD)や、例えばテトラエチルオルソシリケートとオゾン( $\text{TEOS}/\text{O}_3$ )等の有機シランを原料ガスとするCVD法の使用が検討されている。

【0004】 しかしCVD法では成膜温度が比較的低いので、成膜ののち酸化膜の緻密化を図るため1000℃近傍で高温熱処理をしなければならない。このとき前記溝に埋め込まれた酸化膜が収縮するので、素子を形成するシリコン基板にストレスが加わり、半導体装置の特性に悪影響を及ぼす。溝埋め込み形絶縁分離を用いた製造方法の上記の問題点を解決するために、埋め込み特性と絶縁性が良好で、かつ埋め込まれた酸化膜の高温熱処理において、体積変化率の小さい酸化膜を用いた素子分離工程の実現が望まれていた。

**【0005】**

【発明が解決しようとする課題】 上記したように従来溝埋め込みにCVD法で成膜した酸化膜を用いるとき、膜質向上のために行う高温熱処理において、埋め込まれた酸化膜が緻密化することにより収縮し、シリコン基板にストレスを生ずる問題があった。

【0006】 本発明は上記の問題点を解決すべくなされたもので、溝埋め込みによる絶縁分離を用いた半導体装置の製造方法において、埋め込まれたシリコン酸化膜が前記高温熱処理時に示す体積変化率を低減することを目的とする。

**【0007】**

【課題を解決するための手段】 本発明の半導体装置の製造方法は、概略次のような工程から成り立っている。まず半導体基板に溝部を形成し、この溝部に非平衡組成のシリコン過剰シリコン酸化膜( $\text{SiO}_x$ 、 $0 < x \leq 2$ 、以下単に $\text{SiO}_x$ と略称)をCVD法により堆積した後、溝部以外の不要な $\text{SiO}_x$ 膜を除去する。このように溝部に埋め込まれた $\text{SiO}_x$ 膜を酸素雰囲気中で1000℃近傍の高温熱処理して $\text{SiO}_x$ を平衡組成の $\text{SiO}_2$ に変化することにより、ストレスを生ずることなく前記溝部に緻密な $\text{SiO}_2$ 膜を埋め込むことができる。

【0008】 前記 $\text{SiO}_x$ 膜は、酸化雰囲気中において高温熱処理することにより酸化が進行して酸素を吸収し、平衡組成である $\text{SiO}_2$ に変化する課程で体積が膨

脹する性質を持っている。また平衡組成の $\text{SiO}_2$ を高温の酸化雰囲気中で熱処理すれば、酸素吸収による体積膨脹がないため、膜の緻密化による体積の収縮のみを生ずる。このよう $\text{SiO}_x$ と $\text{SiO}_2$ には、高温熱処理における体積変化につき相反する傾向があるので、高温熱処理温度と時間、 $\text{SiO}_x$ の組成、並びに雰囲気中の酸素の供給量を制御することにより、前記 $\text{SiO}_x$ が平衡組成の $\text{SiO}_2$ に変化する課程で、体積変化率を1%以下に抑え、実質的に歪の影響をなくすることができる。

【0009】また前記溝部に埋め込まれた $\text{SiO}_x$ 膜への酸素供給の方法として、この溝部にCVD法で $\text{SiO}_x$ 膜を堆積した後、この $\text{SiO}_x$ 膜上に含水させた $\text{SiO}_2$ 膜を引き続き堆積するか、前記 $\text{SiO}_x$ 膜と前記含水させた $\text{SiO}_2$ 膜を溝部の上に堆積する工程を交互に複数回繰り返した後、前記溝部以外の $\text{SiO}_x$ と $\text{SiO}_2$ 多層膜を除去し、高温熱処理することによってもストレスを生ずることなく前記溝部に緻密な $\text{SiO}_2$ 膜を埋め込むことができる。含水率は1%未満とする。

【0010】このとき $\text{SiO}_x$ 膜への酸素の供給は、含水した $\text{SiO}_2$ の水分を通じて行われる。水分の放出により $\text{SiO}_2$ は収縮し、水分を通じた酸化により $\text{SiO}_x$ が膨脹するので、熱処理過程でストレスの原因となる体積変化が生じない。従ってこの時の熱処理では酸化雰囲気を必要とせず、 $\text{SiO}_2$ に含まれる水分が $\text{SiO}_x$ を酸化する環境を提供することになる。

【0011】上記の溝部に埋め込まれた $\text{SiO}_x$ と $\text{SiO}_2$ の多層膜の構成においては、必ずしも前記 $\text{SiO}_2$ 膜を含水させなくても、酸素雰囲気中で熱処理を行うことにより、 $\text{SiO}_2$ を通じて $\text{SiO}_x$ に酸素を供給することができる。CVD法を用いて比較的低温で成長した $\text{SiO}_2$ 膜は粗な膜質を有するので、前記 $\text{SiO}_2$ 膜を通じて雰囲気中の酸素が高速に拡散し、 $\text{SiO}_x$ に酸素が供給されるためである。

#### 【0012】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1(a)、(b)、(c)は本発明の第1の実施の形態の製造工程を示す断面図である。図1(a)に示すように、例えばP形シリコン基板11の表面をシリコン熱酸化膜、又はシリコン窒化膜、又はこれらの膜とポリシリコンとの積層膜から成るマスク材12で覆い、素子分離領域に相当する部分を選択的にエッチング除去する。

【0013】前記12をマスクとして例えばフッ素系のガス $\text{SiF}_4$ を用いたリアクティブイオンエッチング(以下RIEと略称)を行い、前記素子分離領域に溝13を形成する。素子分離領域のリーク電流を低減するために、溝の底にB(ボロン)イオンを注入する。次に図1(b)に示すように、シリコン過剰のシリコン酸化膜 $\text{SiO}_x$ 14を、プラズマCVD法により厚さ約1.5 $\mu\text{m}$ 堆積する。

【0014】この時のプラズマCVDの条件は、原料ガスである $\text{SiH}_4$ と $\text{O}_2$ の流量がそれぞれ10cc/minと100cc/min、プラズマチャンバー内の圧力が1Torr以下、成長温度は300℃であった。ここで得られた $\text{SiO}_x$ 膜は、組成が $X=1.2$ のものであった。ここで原料ガスは $\text{SiH}_4$ のような無機シランのほか例えばTEOSの様な有機シランでも良く、酸化性のガスとしては $\text{O}_2$ 、 $\text{O}_3$ 、又は $\text{N}_2\text{O}$ 等何れでも良いが、C、N等のように、シリコン基板に結晶欠陥発生の原因となり易い元素を含まない組成とするには、前記 $\text{SiH}_4/\text{O}_2$ 系が最適である。

【0015】素子分離に用いる溝部13は、溝幅が狭く深さが大となることにより、CVDにより堆積中の $\text{SiO}_x$ 膜14が、溝の開口部で次第にオーバーハング形状となり、図2に示すように、 $\text{SiO}_x$ の膜厚が増加すれば、溝の上部が膜で塞がれるため、溝の内部にボイド16が形成される。このボイドはその後の製造工程の進捗に対して障害となるばかりでなく、製品となった後も信頼性に悪影響を及ぼすため、ボイドの発生は抑えなければならない。

【0016】前記ボイドの発生は、プラズマCVD法で溝部に $\text{SiO}_x$ を形成する際、シリコン基板にバイアスを印加する方法を用いて抑制することができる。この時エッチング効率を向上させるため、 $\text{SiH}_4$ と $\text{O}_2$ よりなるプラズマCVDのガス種に、流量100cc/minのArガスを追加し、1000Wのバイアス電力を印加した。この様に $\text{SiO}_x$ の成膜とバイアスエッチングを併用することにより、溝の開口部に生ずるオーバーハング形状を削り落としつつ $\text{SiO}_x$ 膜が溝の内壁に成長するので、図2の16に示すようなボイドが、溝の内部に取り込まれるのを防止することができる。

【0017】上記の $\text{SiO}_x$ の成膜とバイアスエッチングは、同時進行させることができるが、プラズマ条件を交互に変化する方法によって最適化することもできる。このとき成膜とエッチングの切り替えは、例えば、バイアス条件を交互に切り替える方法等により行うことができる。特に溝の深さが溝幅の2倍以上となるとき、図1(b)に示すように、溝部への $\text{SiO}_x$ 膜の良好な埋め込み形状を実現するには、バイアスエッチングの併用によるプラズマCVD法の適用が効果的である。

【0018】次にP形シリコン基板表面の素子形成領域を露出させるため、図1(c)に示すように、素子分離領域となる溝部に $\text{SiO}_x$ 膜14を残留させた状態で、前記シリコン基板上の $\text{SiO}_x$ 膜を除去する。 $\text{SiO}_x$ 膜の除去は、RIEによるエッチバックでも、通常のウェットエッチングでも可能であるが、図1(c)に示すように、素子形成領域と、溝部に残留した $\text{SiO}_x$ 膜14との平坦性を確保し、良好な埋め込み形状を形成するためには、CMP(ケミカルメカニカルポリッシング)法を用いる方が優れている。

【0019】CMP法により研磨する場合、図3に示すように例えばシリコン窒化膜SiNから成る、溝形成に用いたマスク材(図1(a)の12参照)をそのまま残してSiO<sub>x</sub>を研磨し、SiN膜の硬さを利用して、マスク材12を研磨の終了時点の検出に役立てることができる。またこの様に、素子形成領域が硬いSiN膜で覆われていれば、研磨に際して素子特性に重要な影響を及ぼす表面のキズの発生を防止することができる。

【0020】上記の工程ののち、溝部に残留したSiO<sub>x</sub>膜14を絶縁性に優れたSiO<sub>2</sub>膜に変化すること、及びリーク電流低減のため溝の底部に注入したBを活性化することを目的として、酸化雰囲気中で1000℃近傍の高温熱処理を行う。通常1回の熱処理工程で、上記SiO<sub>2</sub>膜への変化とイオン注入されたBの活性化を行うことができる。

【0021】素子分離領域に埋め込まれたSiO<sub>x</sub>14はSi過剰なSi酸化膜であるため、1000℃近傍の熱処理を酸化雰囲気中で行うことにより、過剰なSiが酸化され、溝の中で体積膨脹する。一方酸化が進んだSiO<sub>2</sub>膜は熱処理により膜中の欠陥がはきだされ、体積が収縮することにより緻密化する。

【0022】高温熱処理におけるSi過剰なシリコン酸化膜の組成比Si/O(1/Xに相当する)と、その体積変化率との関係を図4に示す。Si過剰なシリコン酸化膜の組成比Si/Oを1/1.8以上1/0.8以下の範囲にすることにより、その体積変化率は1%以下に抑えられる。

【0023】この様に、素子分離領域に埋め込まれたSiO<sub>x</sub>膜は、高温熱処理において膨脹と収縮の効果が相殺し、良好な絶縁分離特性を示す緻密なSiO<sub>2</sub>膜に変化する。このときの体積変化率は、上記のプロセス条件を最適化することにより、1%以下の小さな値にすることができる。溝部に埋め込まれた絶縁膜の体積変化率が1%をこえる場合には、シリコン基板に格子欠陥を生じたり界面準位が変化するなどの不都合を生じて素子特性を劣化させる。従って溝に埋め込まれた絶縁膜の体積変化率を1%以下に抑えることは良好な素子特性を得るための必須の要件である。

【0024】図5は本発明の第2の実施の形態における製造工程を示す断面図である。図5の14は、シリコン基板の素子分離領域となる溝部と、素子領域となる面上に形成されたSi過剰なSiO<sub>x</sub>膜、15は14の上に引き続き形成された平衡組成のSiO<sub>2</sub>膜である。図5ではその上に更に前記SiO<sub>x</sub>膜とSiO<sub>2</sub>膜を交互に形成し、溝部がSiO<sub>x</sub>とSiO<sub>2</sub>の多層膜で完全に埋め込まれる状況が示されている。最後のSiO<sub>2</sub>膜15は、溝の内部に堆積する場所がなく、絶縁分離領域とシリコン基板の素子領域上にほぼ平坦に堆積されている。

【0025】図5に示すように、シリコン基板上の溝部をSiO<sub>x</sub>とSiO<sub>2</sub>の多層膜で完全に埋め込んだ後、

シリコン基板表面の素子形成領域を露出させるため、溝部にSiO<sub>x</sub>とSiO<sub>2</sub>の多層膜を残留させた状態で、前記CMP法を用いて素子形成領域上の多層膜を除去する。このように形成された絶縁分離領域の上面には、溝部を埋め込んだ前記多層膜の垂直断面が外気に露出するようになる。

【0026】次に前記除去工程後の、溝部に埋め込まれたSiO<sub>x</sub>とSiO<sub>2</sub>の多層膜を、温度1000℃近傍において、酸化雰囲気中で高温熱処理を行う。CVD法によるSiO<sub>2</sub>膜は粗な膜質を有するので、絶縁分離領域の上面に露出した多層膜の垂直断面を通じて、雰囲気中の酸素がSiO<sub>2</sub>に沿って高速に拡散する。一方、酸素はSiO<sub>x</sub>にも導入されるが、導入された酸素は過剰Siと反応するために、SiO<sub>x</sub>膜に沿った酸素の拡散は反応を伴うものとなり、その拡散速度は粗なSiO<sub>2</sub>膜に比べて遅い。

【0027】この様に、粗なSiO<sub>2</sub>膜を通じて雰囲気中の酸素をSiO<sub>x</sub>膜に導入することにより、溝部に埋め込まれたSiO<sub>x</sub>とSiO<sub>2</sub>の多層膜を、均一でかつ体積変化が最小に抑えられた、絶縁分離領域中の緻密なSiO<sub>2</sub>膜に変化することができる。

【0028】前記SiO<sub>x</sub>とSiO<sub>2</sub>の多層膜の堆積は、SiH<sub>4</sub>とO<sub>2</sub>との混合ガスを原料とするCVD法において、酸素分圧、温度等のプラズマCVDの条件を、前記SiO<sub>x</sub>膜の堆積条件と、平衡組成のSiO<sub>2</sub>膜の堆積条件との間で、交互に切り替えることにより行うことができる。また、N<sub>2</sub>O等の他の酸素供給源を用いて通常のCVD法によりSiO<sub>2</sub>膜を堆積し、SiO<sub>x</sub>膜の形成は他のプラズマCVD装置で堆積するというように、交互にCVD装置を換えて形成しても良い。このときの堆積の順序はSiO<sub>x</sub>膜から始めても良いし、SiO<sub>2</sub>膜から始めても良い。また多層膜の積層数は2層以上であれば良い。

【0029】また前記SiO<sub>x</sub>とSiO<sub>2</sub>の多層膜の形成において、SiO<sub>2</sub>を含水させると、前記多層膜中において、SiO<sub>2</sub>膜中の水分を通じて隣接するSiO<sub>x</sub>に酸素が供給されるので、前記高温熱処理は単に熱処理するのみで十分であり、酸素雰囲気が不要となる。

【0030】このとき、含水したSiO<sub>2</sub>膜の膜面に沿って水分が均一に分布するので、水分を通じたSiO<sub>x</sub>膜への酸素の供給は、溝部に埋め込まれた多層膜の深さ方向に完全に均一化される。SiO<sub>2</sub>膜からの水分の放出によりSiO<sub>2</sub>膜が収縮し、SiO<sub>x</sub>膜への酸素の供給によりSiO<sub>x</sub>膜が膨脹するので、この方法により溝に埋め込まれた多層膜の体積変化率を1%以下に抑えることができ、最終的には、多層膜を緻密で絶縁性に優れた均一なSiO<sub>2</sub>膜に変化することができる。

【0031】平衡組成のSiO<sub>2</sub>膜に水分を含ませるには、例えばSiO<sub>2</sub>膜を堆積するとき、例えばTEOSのような有機シランを同時に添加しても良い。この方法

によれば、堆積温度を調節することにより、1%以下の範囲で自由に $\text{SiO}_2$ 膜中の含水率を変化させることができる。またこの含水率の範囲であれば、 $\text{SiO}_x$ と $\text{SiO}_2$ の多層膜が均一で緻密な $\text{SiO}_2$ 膜に変化するとき、体積変化率を1%以下にすることができる。

【0032】前記体積変化率は高温熱処理の処理時間、酸化雰囲気中のガスの組成や濃度によっても変化するが、とく前記高温熱処理と溝の底に注入したBの活性化熱処理とを兼用しようとするときには、熱処理条件の自由度は小さくなる。上記のように、 $\text{SiO}_x$ 膜と $\text{SiO}_2$ 膜の多層化を図ることにより、熱処理条件の自由度が大幅に向上するので、素子分離絶縁膜の均一化、高品質化の熱処理と、溝の分離特性向上のためのイオン注入不純物の活性化を、唯一回の高温熱処理により行うことも可能となる。

【0033】前記1000℃近傍(800℃~1300℃)の高温熱処理は、具体的には次のような方法で行われる。熱処理炉の温度を約800℃に設定し、シリコン基板を炉に挿入する。この様に比較的低い温度でシリコン基板を挿入するのは、室温から熱処理温度への急激な温度上昇により、前記シリコン基板に結晶欠陥が導入されるのを防止するためである。引き続き熱処理炉を温度800℃~1300℃の範囲で、処理対象に対して最適な温度に設定する。このとき最適温度は、溝部の形状、溝に埋め込まれた $\text{SiO}_x$ 膜の組成Xの値、前記平衡組成の $\text{SiO}_2$ との多層膜構成の有無等、種々の条件で変化する。

【0034】熱処理炉には、予め $\text{O}_2$ 又は $\text{H}_2\text{O}$ 等の酸化性のガスが一定の流量で流され、シリコン基板熱処理のための酸化雰囲気を形成している。 $\text{O}_2$ を用いる場合には、 $\text{N}_2$ で10%~50%に希釈したものを用いる。 $\text{H}_2\text{O}$ の場合は水素燃焼酸化を用い、またこれと前記 $\text{O}_2$ 酸化と併用することも可能である。高温熱処理はこの様に $\text{O}_2$ または $\text{H}_2\text{O}$ の分圧が制御された酸化性の雰囲気中で、前記最適設定温度において30分乃至3時間程度行う。

【0035】先に図1(a)のマスク材12を、CMP研磨における素子領域の保護に用いることを述べたが、前記酸化雰囲気中における高温熱処理においても、例え

ば $\text{SiN}$ から成るマスク材12をそのまま残存させれば、素子領域が酸化されることを完全に防止することができる。

【0036】高温熱処理が終了し、シリコン基板を大気中に取り出すときには、再び熱処理炉を最適設定温度から800℃に下げ、シリコン基板中に格子欠陥が導入されるのを防止する。前述の通り、含水した $\text{SiO}_2$ 膜と $\text{SiO}_x$ 膜との多層膜を高温熱処理するときには、酸化性雰囲気中の $\text{O}_2$ 又は $\text{H}_2\text{O}$ の分圧制御が不要となるため、熱処理炉の構成は大幅に簡略化される。また $\text{SiO}_2$ 膜に含水させる方法として、 $\text{SiO}_2$ 膜を成長した段階で、膜を大気中で一定時間水蒸気に触れさせても良い。

#### 【0037】

【発明の効果】上記したように本発明によれば、基板上の溝形素子分離領域に埋め込まれたシリコン酸化膜の、製造工程中における体積変化率を、1%以下に抑えることができる。このため素子形成領域上の素子特性を安定化し、信頼性の高い半導体装置の製造方法を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る半導体装置の製造工程を示す断面図。

【図2】素子分離領域に埋め込まれた酸化膜中にボイドが発生する状況を示す断面図。

【図3】溝形成に用いたマスク材を残して酸化膜を埋め込む方法を示す断面図。

【図4】シリコン過剰のシリコン酸化膜の組成比と、1000℃における体積変化率との関係を示す図。

【図5】本発明の第2の実施の形態に係る半導体装置の製造工程を示す断面図。

#### 【符号の説明】

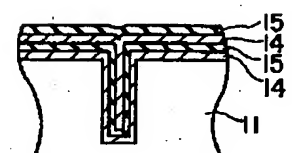
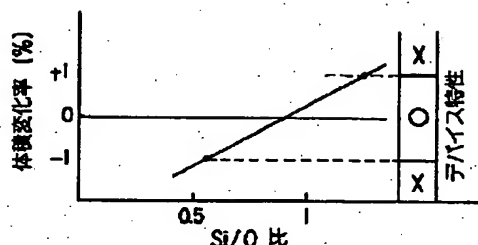
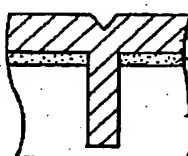
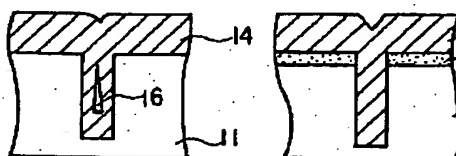
- 11 半導体基板
- 12 マスク材
- 13 素子分離用溝
- 14 シリコン過剰のシリコン酸化膜
- 15 平衡組成のシリコン酸化膜
- 16 埋め込み酸化膜中のボイド

【図2】

【図3】

【図4】

【図5】



【図 1】

